

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-085224

(43)Date of publication of application : 18.04.1987

(51)Int.Cl.

G02F 1/133

G09F 9/35

H01L 27/12

H01L 29/28

H01L 29/78

(21)Application number : 60-226506

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 09.10.1985

(72)Inventor : TSUMURA AKIRA

HIZUKA YUJI

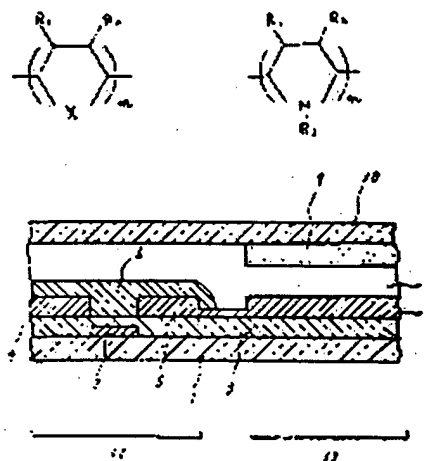
ANDO TORAHICO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To obtain a liq. crystal display device having a large area, uniformity and superior performance by connecting a liq. crystal display part in series to an FE source or drain using a semiconductor of a π -conjugated polymer having heterocyclic 5-membered rings.

CONSTITUTION: An Au gate electrode 2 is formed on a glass substrate 1, the electrode 2 and the substrate 1 are covered with SiO₂, and an Au source electrode 4, an Au drain electrode 5 and an electrode 7 for a liq. crystal part are formed. An aqueous soln. contg. a monomer corresponding to a π -conjugated polymer having a heterocyclic 5-membered ring represented by the general formula and tetraalkylammonium perchlorate is prepd., and electric current is supplied between the electrode 4 and a Pt counter electrode in the soln. to cause a polymn. reaction. By this reaction, a p-type polymer film 6 is deposited so as to connect the electrodes 4, 5 and they are washed and dried in N₂. The amount of a dopant in the film 6 can be controlled after the polymn. A liq. crystal layer 8 is then formed and a transparent electrode 9 and a glass substrate 10 are placed. When negative voltage is applied to the electrode 9 on the basis of the source electrode 4 and negative voltage is also applied to the gate 2, the liq. crystal is illuminated. This illumination is stopped by breaking the gate voltage. The film 6 is easily produced and a device having a large area, uniformity and satisfactory characteristics is obtd.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-85224

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)4月18日

G 02 F 1/133
G 09 F 9/35
H 01 L 27/12
29/28
29/78

3 2 7

8205-2H

7514-5F

8526-5F

8422-5F

審査請求 未請求 発明の数 1 (全11頁)

⑮ 発明の名称 液晶表示装置

⑯ 特 願 昭60-226506

⑰ 出 願 昭60(1985)10月9日

⑱ 発 明 者 津 村 顯 尼崎市塚口本町8丁目1番1号 三菱電機株式会社材料研究所内

⑲ 発 明 者 肥 塚 裕 至 尼崎市塚口本町8丁目1番1号 三菱電機株式会社材料研究所内

⑳ 発 明 者 安 藤 虎 彦 尼崎市塚口本町8丁目1番1号 三菱電機株式会社材料研究所内

㉑ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉒ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

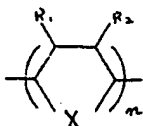
1. 発明の名称

液 晶 表 示 装 置

2. 特許請求の範囲

(1)ソース電極とドレイン電極間の電流通路である半導体層の導電率を、ゲート電極によって制御する電界効果型トランジスタの上記半導体層が複素五員環を有する π -共役系高分子である電界効果型トランジスタを設けた駆動部、並びに上記ソース電極およびドレイン電極の内のいずれか一方と直列に接続した液晶表示部を備え、上記ゲート電圧を変化させることにより、上記液晶表示部を制御する液晶表示装置。

(2)複素五員環を有する π -共役系高分子が、一般式



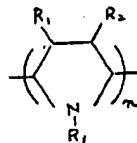
(ただし、XはSおよびO原子の内の一種、 R_1 および R_2 は-H、-CH₃、-OCH₃、



-C₆H₅、および-O-C₆H₅、基の内の一種、nは整数である。

で示されるものである特許請求の範囲第1項記載の液晶表示装置。

(3)複素五員環を有する π -共役系高分子がポリチオフェンおよびポリ(3-メチルチオフェン)の内の一種である特許請求の範囲第2項記載の液晶表示装置。

(4)複素五員環を有する π -共役系高分子が、一般式



ただし、 R_1 および R_2 は-H、-CH₃、-OCH₃、-C₆H₅、および-O-C₆H₅、基の内の一種、 R_3 は-CH₃、-C₆H₅、C₆H₄、 および  の内の一種、nは整数である。

で示されるものである特許請求の範囲第1項記載の液晶表示装置。

(5) ゲート電極がp型シリコンおよびn型シリコンのいずれか一つにより形成された電界効果型トランジスタを用いた特許請求の範囲第1項ないし第4項の何れかに記載の液晶表示装置。

(6) 電界効果型トランジスタと液晶表示部を同一基板上に設けたことを特徴とする特許請求の範囲第1項ないし第5項の何れかに記載の液晶表示装置。

(7) 電界効果型トランジスタと液晶表示部を異なる基板上に設けた特許請求の範囲第1項ないし第5項の何れかに記載の液晶表示装置。

(8) ネマチック相液晶を用いたことを特徴とする特許請求の範囲第1項ないし第7項何れかに記載の液晶表示装置。

(9) スメクチック相液晶を用いたことを特徴とする特許請求の範囲第1項ないし第7項何れかに記載の液晶表示装置。

(10) ゲスト・ホスト型液晶表示素子を用いた特許請求の範囲第1項ないし第7項の何れかに記載の液晶表示装置。

しては、第3図に示すように各画素電極(4)をFET素子などの画素選択用スイッチ(2)で分離し、これらに独立に選択信号電圧を印加することが考えられる。なお、 $X_1 \sim X_n$ は走査電極、 $Y_1 \sim Y_m$ は信号電極である。これを実現する方法として「液晶——応用編」、岡野光治・小林敏介共編、培風館に示されているように、単液晶シリコン板、多結晶シリコン板あるいはアモルファスシリコン薄膜上にFET素子と液晶表示部を作成し、これを液晶表示装置とすることが試みられている。すなわち単結晶シリコン、多結晶シリコンあるいはアモルファスシリコンのいずれかを用いたFET素子を各画素電極(4)にさせ、このFET素子を液晶駆動用のスイッチ(2)とすることによって、大面積の液晶表示装置を多数の個々の小さな液晶表示装置に分離し、別々に動作させるわけである。

第4図は従来の液晶表示装置の断面図であり、その基本的な動作の仕方を次に説明する。即ちFET素子(1)と液晶表示部(3)をアルミニウム膜(5)によって直列に接続し、両者間に液晶を駆動するの

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、複素板を有する μ -共役系高分子を半導体膜とした電界効果型トランジスタ(以下FET素子と略称する)を液晶駆動制御に用いた液晶表示装置に関するものである。

(従来の技術)

従来の液晶表示装置は画素数を増やす場合、相対的な透明電極列を直交して対向させただけの単純マトリクス液晶パネルを用いてきた。この場合、最大走査電極数は求める画像の許容最低コントラスト比によってほぼ決められ、60~100本程度である。このため、信号電極を2分割にしたり、マトリクス液晶パネルを2層積重ねたりすることによって、1画面内に組み込む走査電極数を等価的に増加させる工夫が試みられてきた。しかし、いずれも技術的な限界があり、それほど有効な手段ではなかった。

第3図は従来の液晶表示装置の構成図であるが、画素間のクロストークを除去する根本的な方法と

に十分な電圧を印加しておく。そしてこの時、FET素子のゲート電極(2)にゲートを閉けることのできるゲート電圧を印加すると、FET素子のソース電極(4)とドレイン電極(5)の間の半導体膜となるアモルファスシリコン膜(6)の抵抗が低下して液晶表示部に電圧が印加され、液晶(8)が駆動する。逆にゲートを閉じると液晶が駆動せず、液晶の駆動を付属させたFET素子のゲート電圧だけで制御できることになる。このため、個々の液晶表示装置を集めて大面積化した場合でも、個々の液晶表示装置に付属させたFET素子のゲート電圧を走査するだけで、個々の液晶表示装置の駆動を制御でき、大画面表示ができることになる。なお、(8)は液晶層、(6)は保護膜である。

(発明が解決しようとする課題点)

しかし、単結晶シリコン板あるいは多結晶シリコン板を用いた液晶表示装置は材料的に大面積化が困難であり、また非常に高価である。また第4図で示したようなアモルファスシリコン薄膜を用いた液晶表示装置は大面積化が比較的容易で安価

である反面、均質かつ特性が優れた膜を得にくい欠点がある。また、上記の単結晶シリコン、多結晶シリコンおよびアモルファスシリコンのいずれを用いる場合においても製造プロセスが非常に複雑で液晶表示装置の作成が困難であるという問題があった。

この発明は上記のような問題点を解消するためになされたもので、液晶表示装置の大面积化を容易にするとともに均質かつ優れた性能を有す液晶表示装置を得ることを目的とする。

又、電解重合法によっても、化学重合法によっても半導体膜の形成が可能となり容易にFET素子が製造でき、液晶表示装置も安価にかつ容易に製造できる。

〔問題点を解決するための手段〕

この発明の液晶表示装置は、ソース電極とドレイン電極間の電流通路である半導体層の導電率をゲート電極によって制御する電解効果型トランジスタの上記半導体層が複素五員環を有する π -共役系高分子である電界効果型トランジスタを設け

びゲート電極(2)上に設けられた絶縁膜(4)は絶縁膜(3)上に設けられたソース電極(5)は同じく絶縁膜(3)上にソース電極(4)と分離して設けられたドレイン電極(6)は絶縁膜(3)、ソース電極(4)およびドレイン電極(5)上に設けられソース電極(4)とドレイン電極(5)にそれぞれオーミック接触する複素五員環を有する π -共役系高分子から成る半導体層である。

上記(2)ないし(6)は液晶表示装置のうち、FET素子の部分(1)である。

また図において(7)はFET素子(1)のドレイン電極(5)と接続した電極、(8)は液晶表示層、(9)は透明電極、(10)は偏光板付ガラス板である。電極(7)および電極(8)には配向処理を施している。

上記(7)ないし(10)は液晶表示装置のうち液晶表示部(2)である。

ところで、この発明に用いる材料としては以下に述べるものが使用される。

基板(1)としてはガラスが一般的に用いられるが、ポリエステルフィルム等の高分子膜を用いること

もできる。液晶表示装置のうち、FET素子部(1)において、ゲート電極(2)としては、金、白金、クロム、パラジウム、アルミニウム、インジウム等の金属や金属化合物、酸化インジウム、インジウム電解化合物(ITO)等を用いるのが一般的であるが、これら材料を2つ以上あわせて用いてもよい。また、p型シリコンやn型シリコン、あるいは導電性を有する有機系高分子を用いてもよい。これらを利用する場合には、基板(1)を省略することができる。絶縁膜(3)としては、酸化シリコン(SiO₂)が一般的に用いられるが、窒化シリコンや酸化アルミニウムでもよい。またポリエチレンやポリビニルカルbazール、ポリフェニレンスルフィド、ポリパラキレレン等絶縁性高分子を用いてもよい。もちろんこれら材料を2つ以上あわせて用いてもよい。半導体層を形成する複素五員環を有する π -共役系高分子としては、一般式

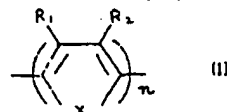
〔作用〕

この発明におけるFET素子の複素五員環を有する π -共役系高分子膜は電解重合法または化学酸化重合法によって容易に作製できる。このため、均質な半導体膜(高分子膜)を容易に作製でき、液晶表示装置の大面积化が容易になる。また、安価な有機化合物を用いるため、単結晶シリコン、多結晶シリコンあるいはアモルファスシリコンを用いる場合に比べて液晶表示装置を安価にすることができる。さらにはアモルファスシリコン薄膜を用いた場合と同等あるいはそれ以上の優れた性能を提供することができる。

〔実施例〕

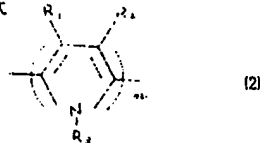
第1図はこの発明の一実施例の液晶表示装置の断面図であり、図において(1)は基板、(2)は基板(1)の片面に設けられたゲート電極、(3)は基板(1)およ



もできる。液晶表示装置のうち、FET素子部(1)において、ゲート電極(2)としては、金、白金、クロム、パラジウム、アルミニウム、インジウム等の金属や金属化合物、酸化インジウム、インジウム電解化合物(ITO)等を用いるのが一般的であるが、これら材料を2つ以上あわせて用いてもよい。また、p型シリコンやn型シリコン、あるいは導電性を有する有機系高分子を用いてもよい。これらを利用する場合には、基板(1)を省略することができる。絶縁膜(3)としては、酸化シリコン(SiO₂)が一般的に用いられるが、窒化シリコンや酸化アルミニウムでもよい。またポリエチレンやポリビニルカルbazール、ポリフェニレンスルフィド、ポリパラキレレン等絶縁性高分子を用いてもよい。もちろんこれら材料を2つ以上あわせて用いてもよい。半導体層を形成する複素五員環を有する π -共役系高分子としては、一般式



ただし X は S および O 原子の内の一種、R₁ および R₂ は -H、-CH₃、-OCH₃、-C₂H₅、および -OC₂H₅、基の内の一種、n は整数

並びに一般式



ただし R₁ および R₂ は、-H、-CH₃、-C₂H₅ および -OC₂H₅、基の内の一種であり、R₃ は、-CH₃、-C₂H₅、-C₂H₄、-C₃H₇、および  および -N_n、基の内の一種、n は整数である。

で示されるものが用いられ、これらを2つ以上あわせても用いられる。

複素五員環を有する π -共役系高分子はそれ自身では通常絶縁体からであるが、適当な電子受容体、例えば過塩素酸イオンやテトラフルオロボレートイオン、スルホン酸イオンなどをドーピングすることによって p 型半導体にすることができ、その電導度も絶縁体領域から金属領域まで幅広く

制御することができる。この実施例においては、複素五員環を有する π -共役高分子に極く少量のドーピングをして p 型半導体性を付与したものが好ましく用いられる。

ソース電極(4)およびドレイン電極(5)としては、半導体膜を形成する複素五員環を有する π -共役系高分子(6)とオーム性接触することができる仕事関数の大きい金属が好ましく、例えば金、白金、クロム、パラジウム等が一般的に用いられるが、勿論これらに限られるものではない。あるいは場合によっては、酸化化合物、酸化インジウム、インジウム・酸化化合物(ITO)や導電性を有する有機系高分子を用いてもよい。

上記 π -共役系高分子の薄膜をゲート電極(2)、絶縁膜(3)、ソース電極(4)、ドレイン電極(5) (時には電極(7))により構成された中間部材の上に形成する方法としては電気化学的重合法(電解重合法)または化学的重合法(化学酸化重合法)を用いる。例えば電解重合法で上記複素五員環を有する π -共役系高分子膜を形成するには、上記複素五員環

を有する π -共役系高分子に相当するモノマーおよび支持電解質を有機溶媒または水に溶かし反応溶液とし、上記ソース電極(4)及びドレイン電極(5)のうちの少なくとも一方を作用電極とし、例えば白金などの対極との間に電流を通じて重合反応を起こさせて作用電極近傍上に所望の複素五員環を有する π -共役高分子を析出させ、析出した複素五員環を有する π -共役系高分子膜をよく洗浄した後、窒素雰囲気中で乾燥するという方法を用いる。この場合、析出した複素五員環を有する π -共役系高分子膜は反応時に支持電解質のアニオンがドーピングされて p 型有機半導体となり、またソース電極(4)およびドレイン電極(5)間の距離は充分短いため、両電極間の絶縁膜も複素五員環を有する π -共役系高分子膜によって被覆され、両電極は p 型有機半導体膜によって電気的につながる。またこの p 型有機半導体膜は電解重合後にドーピング量をコントロールして FET 素子に適した電導度に変化させることができる。ここで、有機溶媒としては、支持電解質および上記モノマーを溶

解させるものならよく、例えばアセトニトリル、ニトロベンゼン、ベンゾニトリル、ニトロメタン、N,N'-ジメチルホルムアミド(DMF)、ジメチルスルホキシド(DMSO)、ジクロロメタン、テトラヒドロフラン、エチルアルコールおよびメチルアルコール等の極性溶媒が単独又は2種以上の混合溶媒として好ましく用いられる。また、上記溶媒と水との混合溶媒でも使用可能である。支持電解質としては、電解重合時にそれ自身が酸化又は還元反応を受けず、かつ溶媒中に溶解させることによって溶液に導電性を付与することのできる物質であり、例えば、過塩素酸テトラアルキルアンモニウム塩、テトラアルキルアンモニウム、テトラフルオロボレート塩、テトラアルキルゲンモニウム、ヘキサフルオロホスフェート塩、テトラアルキルアンモニウム、パラトルエンスルホネート塩、および水酸化ナトリウム等が用いられるが、勿論2種以上を併用しても構わない。次に化学酸化重合法で上記複素五員環を有する π -共役系高分子膜を形成するには脱イオン水または有機

溶液との混合溶液または有機溶液に開始剤として所定量の酸化剤を溶解させ、これを充分脱酸素した溶液を準備した後にこの溶液中に上記複素五員環を有する π -共役系高分子に相当するモノマーを所定量添加し、モノマーの重合を行う。このときあらかじめゲート電極(2)、絶縁膜(3)、ソース電極(4)、ドレイン電極(5)、および電極(7)を設けておいた基板(1)、すなわち中間部材をのうちFET素子部分(6)または時には全部をこの溶液中に少なくとも5分以上浸し、複素五員環を有する π -共役系高分子の重合膜(6)をFET素子部分(6)上に形成させる。この際、少量の酸化剤またはアニオンが複素五員環を有する π -共役系高分子膜(6)中にドーピングされ、その後必要に応じ適当なドーピング剤または電気化学的ドーピングによって所望の電導度を有するp型の π -共役系高分子膜とすることもできる。なお、上記溶液中にモノマーを添加した後直ちに、あるいは同時に、上記基板(1)をこの溶液中に浸してもよい。この方法は、膜厚制御性や膜の均一性に優れ、かつ膜形成と同

時にFETに適した電導度が得られ易い。ここで開始剤としては塩化第二鉄、フェリシアン化カリウム等が用いられるが、勿論これらに限るわけではない。開始剤の酸化還元電位がモノマーの重合開始電位より負であるすべての酸化剤を用いることができる。

液晶表示装置のうち、液晶表示部(6)においてFET素子のドレイン電極(5)と短絡した電極(7)は充分な電導度を有し、液晶に不溶であるものならば何でも良く、金、白金、クロム、アルミニウムなどの金属や金属化合物、酸化インジウム、インジウム・錫化合物(ITO)などの透明電極、p型シリコンやn型シリコン、あるいは導電性を有する有機系高分子を用いてもよい。勿論これら材料を2つ以上組み合わせて用いてもよい。ガラス板(8)上の電極(7)としては金属化合物、酸化インジウム、インジウム・錫化合物(ITO)などの透明電極を用いるのが一般的である。また、適度の透明度を有する導電性有機系高分子を用いてもよい。あるいはこれら材料を2つ以上あわせて用いてもよい。

ただし、これら電極(7)および電極(6)には、SiO₂の斜め蒸着またはラビング等の配向処理を施しておく必要がある。液晶層(6)にはゲスト・ホスト型液晶、TN型液晶またはスメクチックC相液晶等の液晶が用いられるが、基板(1)におガラスを用い、電極(7)に透明電極を用いる場合には、基板(1)に偏光板を取り付ける事によりコントラスト比が上がる。偏光板付ガラス板(8)の偏光板は偏光するものなら何でもよい。

上記のように構成された液晶表示装置のFET素子(6)においてその動作機構は不明な点が多いが、複素五員環を有する π -共役系高分子膜(6)と絶縁膜(3)の界面において、複素五員環を有する π -共役系高分子膜(6)側に形成した空乏層の幅がゲート電極(2)とソース電極(4)との間にかけた電圧で制御され、実効的なホールのチャネル断面積が変化するためにソース電極(4)とドレイン電極(5)の間を流れる電流が変化すると考えられる。このとき、複素五員環を有する π -共役系高分子膜(6)として電導度の低いp型半導体性しか持たせていない場合

には、ゲート電極(2)としては金属電極以外にp型シリコンやn型シリコン、あるいは導電性を有する有機系高分子等の電導度の大きい材料を用いても、複素五員環を有する π -共役系高分子膜(6)中に充分大きな幅の空乏層が形成されて電解効果が現れると考えられる。

この発明の液晶表示装置において、上記FET素子(6)と液晶表示部(6)は直列に接続されている。ソース電極(4)を基準として透明電極(6)に負電圧を印加しておき、ゲート電極(2)に負電圧を印加すると液晶が点灯することになる。これは先述したようにFET素子のソース・ドレイン電極間の抵抗がゲート電極への負電圧印加により減少し、液晶表示部に電圧がかかるためであると考えられる。一方、ソース電極を基準として透明電極(6)に負電圧を印加したままゲート電圧を切ると、液晶は点灯しなくなる。これはFET素子のソース・ドレイン電極間の抵抗が高くなり、電圧区かによって液晶表示部に電圧がかからなくなるためであると考えられる。以上のように、この発明の液晶表示装

置は付与させたFET素子のゲート電圧を変えることにより、液晶表示部の駆動を制御できる。

なお、第1図では基板(1)上にゲート電極(2)が設けられているが、逆に、基板上に複素五員環を有する π -共役系高分子膜を設け、その上にソース電極およびこのソース電極と分離してドレイン電極を設け、上記ソース電極およびドレイン電極との間に絶縁膜を介在させてゲート電極を設けてもよい。

あるいはまた基板(1)上にゲート電極(2)を設け、絶縁膜を介在させて、その上に複素五員環を有する π -共役系高分子膜を設け、さらにその上にソース電極およびこのソース電極と分離してドレイン電極を設けてもよい。あるいはまた基板(1)上にソース電極およびこのソース電極と分離してドレイン電極を設け、この上に複素五員環を有する π -共役系高分子膜を設け、さらに絶縁膜を介在させてゲート電極を設けてもよい。

さらにまた、上記実施例ではFET素子と液晶表示部を同一基板上に作製したが、これらを別々

の基板上に作成した後に接続して用いてもよい。

以下、この発明を実施例により具体的に説明するが、勿論実施例によりこの発明が制限されるものではない。

実施例1

厚さ300 μ mのp型シリコン板(25mm \times 40mm)を熱酸化して厚さ約3000Åの酸化膜(SiO₂膜)を両面に形成させた。この表面上に第1図におけるソース電極(4)、ドレイン電極(5)および電極(7)となるべき金電極(全被覆クロム電極;クロム200Å、金300Å)を真空蒸着法によって設けた。ここでソース電極およびドレイン電極は、いずれも有効面積2mm \times 4mmであり、6 μ m幅で分離されている。また、電極(7)は有効面積17mm \times 10mm単位である。以下、この基板を液晶表示装置基板と呼ぶ。

五酸化ニリンを加えて蒸留を2回行ったアセトニトリル75mlに電解質として過塩素酸テトラエチルアンモニウム0.55g、モノマーとして2,2'-ジチオフェン0.27gを溶解させ、30分以上高純と

素素ガスを通気して脱酸した。これに液晶表示装置基板のうち、FET素子部(第1図の(4)に相当する部分)を浸し、ソース電極およびドレイン電極を作用極として、これに定電流電解法で、100 μ A/cm²のアノード電流を8分間流した。この操作により、アセトニトリル溶液に浸したソース電極、ドレイン電極上およびソースドレイン間の絶縁膜上にポリチオフェンの薄膜を形成させた。その後、金電極の電位を飽和カロメル電極に対し、+0.20Vに270分間設定し、ポリチオフェン膜の電気化学的脱ドーピングを行い、ポリチオフェン膜の電導度をFET素子に適したものにした。次にこの液晶表示装置基板をアセトニトリル溶液から取出して、高純度のアセトニトリルで2回洗浄した後、高純度酸素ガスを吹きつけ、更にデレクターに入れて真空乾燥を行った。以上の操作により、液晶表示装置のうちFET素子部分が完成した。

次に液晶表示基板とこれと対向させるガラス板上にSiO₂を約100Åを約め蒸着し液晶の配向が起こるように配向処理を施した。そして液晶表示装置基板とこ

れと対向させるガラス板との間に10 μ m厚のポリエスチルフィルムを液晶表示部が開口部となるように一部分だけ残してはさみ込み、その周辺を同じく一部分だけ残してエポキシ樹脂で封止した。そして、この未封止部分からゲスト・ホスト液晶(Merck社製 商品名 2L11841)を注入してエポキシ樹脂で封止し、ガラス電極上に偏光板をはり合わせ、液晶表示装置のうち、液晶表示部を完成させた。

最後に、液晶表示装置基板の裏面のSiO₂の一部をはがし、ここに金を真空蒸着し(1.0cm \times 1.0cm)、これに銀ペーストでリード線を取り付けて、この発明の一実施例の液晶表示装置を完成させた。これを液晶表示装置試料(I)とした。

実施例2

厚さ1.0mmのガラス基板(25mm \times 40mm)上に金電極(金被覆クロム電極;クロム200Å、金300Å)を真空蒸着法によって設け、これをゲート電極とした(有効ゲート電極面積は2mm \times 5 μ m)。さらに基板上およびゲート電極上に酸化シリコン

膜を3,000Åの厚さにCVD法によって設け、これを絶縁膜とした。さらにその上にチャネル長が5μmになるように金属電極(金被覆クロム電極:クロム200Å, 金300Å)をゲート電極をはさんで2ヶ所に真空蒸着法によって設け、これらをソース電極とドレイン電極とした(有効面積はいずれも2mm×4mm)。さらにこのドレイン電極と短絡させて液晶表示部となる金属電極(金被覆クロム電極:クロム200Å, 金300Å, 有効面積は19mm×17mm)を真空蒸着法によって設けた。以下、このガラス基板を液晶表示装置と呼ぶ。

100mlの純水中に塩化第二鉄(FeCl₂・6H₂O, 2.7g)を溶解させた液に高純度酸素ガスを30分間通気してから上記のソース電極、ドレイン電極、絶縁膜、ゲート電極および液晶表示部となる電極を設けた液晶表示装置基板を浸した。そして高純度酸素ガスの通気を続けながら、この溶液に1mlのN-メチルピロールを加えた。N-メチルピロールを加えるとすぐに化学酸化重合反応が開始し、液晶表示装置基板上にポリ(N-メチルピロール)

膜が形成し始める。そして60分後に溶液中から液晶表示装置基板を取り出し水およびエタノールで洗浄した後、これを3時間真空乾燥した。以上の操作により、液晶表示装置のうちFET素子に相当する部分を完成させた。

次に実施例1で示したように液晶表示装置基板とこれと対向させるガラス板上にSiO₂を熱め蒸着し液晶の配向が起こるようにした。そして液晶表示装置基板とこれと対向させるガラス板との間に10μm厚のマイラフィルムを液晶表示部が開口部となるように一部分だけ残してはさみ込み、その周辺を同じく一部分だけを残してエポキシ樹脂で封止した。そしてこの未封止部分からTN型液晶(Merck社製 商品名 2Li1565)にコレステリルノナノエートを0.5重量%混合したものを注入してエポキシ樹脂で封止した。そしてさらにガラス板上に偏光板をはり合せて液晶表示部を完成させた。これを液晶表示装置試料(Ⅱ)とした。

第2図は液晶表示装置試料(Ⅱ)中のFET素子のゲート電圧(V)を変えた時のソース・ドレイン

間電流(μA)-ソース・ドレイン間電圧(V)特性を示す特性図であり、横軸はソース・ドレイン間電圧(V)、縦軸はソース・ドレイン間電流(μA)を示す。又、液晶表示装置試料(Ⅰ)の中のFET素子も第2図に示したものと同様の特性を示した。すなわち、FET素子のゲート電圧を0Vにしている時はソース電極とドレイン電極の間に電圧を印加しても、小さなドレイン電流しか流れないが、ゲート電圧を負にすればすれ程、大きなソース・ドレイン間電流が流れた。このFET素子と液晶表示部は直列に接続しているため、液晶表示部のガラス板上の透明電極とFET素子のソース電極の間に液晶を駆動するのに十分な電圧を印加しておき、ゲート電極に負電圧を印加すると液晶表示部に電圧がかかり、液晶が配向し駆動したが、ゲート電圧を0Vにすると液晶表示部に電圧がかからず、液晶の駆動は止まった。すなわち、液晶の駆動を付属させた複素五員環を有するπ-共役系高分子膜を半導体層とするFET素子で制御することができた。また、安定性の面でもこの発明の

液晶表示装置は1ヵ月以上経過しても安定に動作した。

なお、実施例1および2ではFET素子および液晶表示部をそれぞれ1つだけ作製して液晶表示装置としたが、同様の手法を用いて複数のFET素子および液晶表示部を作製して液晶表示装置とすることが可能である。ただし、その場合、実施例1においてはSi板上にフォトリソによるパターン作製とイオン注入法を組み合わせた方法などを用いて必要な部分にのみ適度の導電性を与えて各装置間を電気的に分離する等の方法が考えられる。また、FET素子部と液晶表示部を別の基板上に作製した後接続して1つの装置とすることも可能である。

なお、液晶表示装置の製造中におけるパターンは、写真製版技術を用いた通常の半導体製造技術により行える。

(発明の効果)

以上説明したとおり、この発明は、ソース電極とドレイン電極間の電流通路である半導体層の導

電界を、ゲート電極によって制御する電界効果型トランジスタの上記半導体層が複素五員環を有するπ-共役系高分子である電界効果型トランジスタを設けた駆動部、並びに上記ソース電極およびドレイン電極の内のいずれか一方と直列に接続した液晶表示部を備え、上記ゲート電圧を変化させることにより、上記液晶表示部を制御するものを用いることにより、大面積化を容易にすると共に、均一かつ優れた性能を有する液晶表示装置を得ることができる。

4. 図面の簡単な説明

第1図はこの発明の一実施例の液晶表示装置の断面図、第2図はこの発明に係わるFET素子の各ゲート電圧におけるソース・ドレイン間電流、(μm)—ソース・ドレイン間電圧(V)特性図、第3図は従来の液晶表示装置の構成図、第4図は従来の液晶表示装置の断面図である。

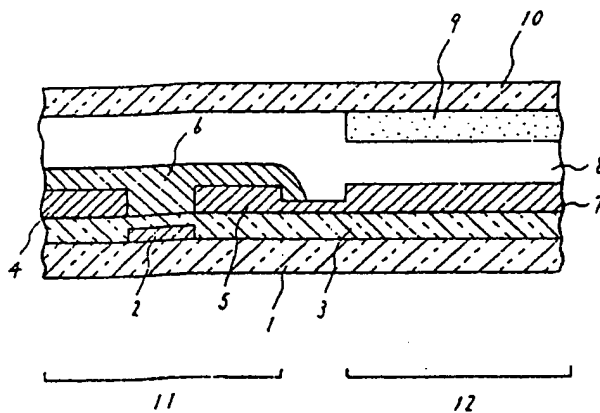
図において(2)はゲート電極、(3)は絶縁膜、(4)はソース電極、(5)はドレイン電極、(6)は半導体層を形成する複素五員環を有するπ-共役系高分子膜、

(7)は液晶表示部の電極、(8)は対向透明電極、(9)は液晶層である。

なお、各図中同一符号は同一又は相当部分を示す。

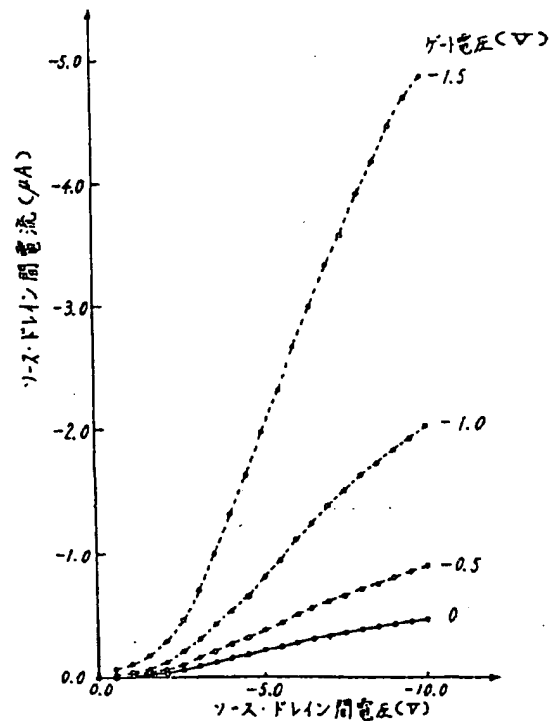
代理人 大 橋 増 雄

第1図

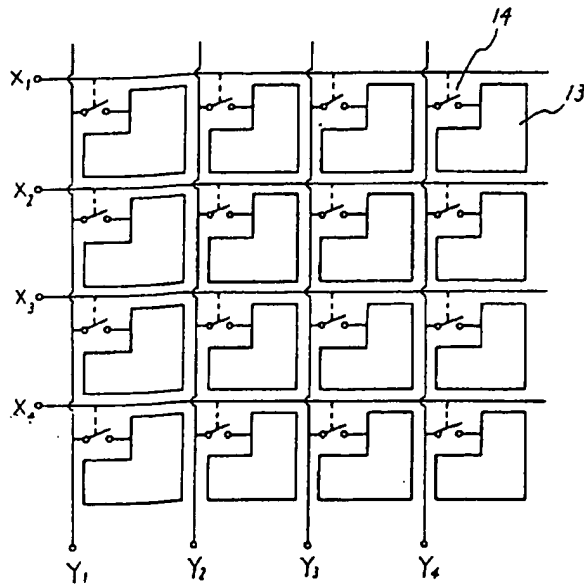


- 2: ゲート電極
- 4, 5: ソース電極、ドレイン電極
- 6: 半導体層
- 7: 電極
- 8: 液晶層
- 11: FET素子
- 12: 液晶表示部

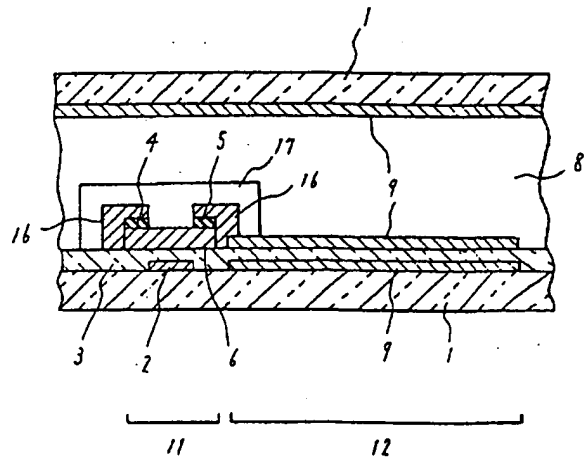
第2図



第 3 図



第 4 図



手 続 補 正 書 (自 発)
60 12 24
昭和 年 月 日

特許庁長官殿

1. 事件の表示 特願昭 60-226506 号
2. 発明の名称 液晶表示装置
3. 補正をする者
事件との関係 特許出願人
住 所 東京都千代田区丸の内二丁目2番3号
名 称 (601)三菱電機株式会社
代表者 志 岐 守 哉
4. 代 理 人
住 所 東京都千代田区丸の内二丁目2番3号
氏 名 (7375)弁理士 大 岩 増 雄
(連絡先 03(213) 3421 特許部)

5. 補正の対象
明細書の特許請求の範囲、発明の詳細な説明
および図面の簡単な説明の欄。
6. 補正の内容
 - (1) 明細書の特許請求の範囲を別紙のとおり訂正する。
 - (2) 同第4頁第8行および第8頁第6行~第7行の「複素五員環を有するμ」をそれぞれ「π」に訂正する。
 - (3) 同第5頁第7行の「単液晶」を「単結晶」に訂正する。
 - (4) 同第5頁第8行の「リシリコン」を「シリコン」に訂正する。
 - (5) 同第5頁第18行の「にさせ」を「に付属させ」に訂正する。
 - (6) 同第7頁第9行の「有す液晶」を「有する液晶」に訂正する。
 - (7) 同第7頁第18行の「電極」を「電圧」に訂正する。
 - (8) 同第7頁第18行の「電解」を「電界」に

訂正する。

- (9) 同第 7 頁第 19 行、第 9 頁第 6 行～第 7 行
第 10 頁第 16 行、第 11 頁下から第 6 行、
第 12 頁第 2 行、第 12 頁第 6 行、第 17 頁
第 12 行、第 17 頁第 18 行、第 17 頁第 18
行～第 19 行、第 19 頁第 4 行～第 6 行、第
19 頁第 11 行～第 12 行および第 19 頁第
16 行の「複素五員環を有する π 」をそれぞ
れ「 π 」に訂正する。
- 00 同第 9 頁第 12 行の「液晶表示層」を「液
晶層」に訂正する。
- 01 同第 10 頁第 17 行の「としては、一般式」
を「としては、いずれも使用可能であるが、
特性上は複素五員環を有する π -共役系高分
子が良く一般式」に訂正する。
- 02 同第 11 頁下から第 11 行の「 C_6H_6 」を
「 C_6H_5 」に訂正する。
- 03 同第 11 頁下から第 10 行の「 NO_2 」を
「 NO 」に訂正する。
- 04 同第 11 頁下から第 8 行の「用いられ」を

「好んで用いられ」に訂正する。

- 05 同第 11 頁下から第 5 行の「熱媒体から」
を「熱媒体」に訂正する。
- 06 同第 12 頁第 2 行の「共役高分子」を「共
役系高分子」に訂正する。
- 07 同第 12 頁第 19 行の「上記複素」を「複
素」に訂正する。
- 08 同第 14 頁第 19 行の「上記」を「例えば
上記」に訂正する。
- 09 同第 15 頁第 8 行の「をのうち」を「のう
ち」に訂正する。
- 10 同第 16 頁第 16 行の「極」を「電極」に
訂正する。
- 11 同第 17 頁第 5 行の「おガラス」を「ガラ
ス」に訂正する。
- 12 同第 18 頁第 4 行および第 27 頁第 2 行～
第 8 行の「複素五員環を有する π 」をそれぞ
れ「 π 」に訂正する。
- 13 同第 18 頁第 5 行の「電解」を「電界」に
訂正する。

- 14 同第 18 頁第 17 行の「ソレ」を「ドレ」
に訂正する。
- 15 同第 18 頁第 18 行の「電圧区画」を「電
圧降下」に訂正する。
- 16 同第 20 頁第 10 行の「全」を「金」に訂
正する。
- 17 同第 20 頁第 20 行の「と」を「度」に訂
正する。
- 18 同第 21 頁第 18 行第 22 頁第 1 行、第 24
頁第 7 行および第 24 頁第 9 行の「ガラス」
をそれぞれ「ITO 付ガラス」に訂正する。
- 19 同第 23 頁第 11 行の「装置」を「装置基
板」に訂正する。
- 20 同第 23 頁第 12 行の「 $FeCl_3 \cdot 6H_2O$ 」
を「 $FeCl_3 \cdot 6H_2O$ 」に訂正する。
- 21 同第 26 頁第 9 行の「すれ程」を「する程」
に訂正する。
- 22 同第 27 頁第 1 行の「電極」を「電圧」に
訂正する。
- 23 同第 27 頁第 20 行の「複素五員環を有す

る π 」を「 π 」に訂正する。

7. 添付書類の目録

補正後の特許請求の範囲を記載した書面

1 通

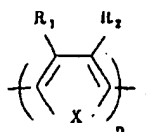
以上

特許請求の範囲

(1) ソース電極とドレイン電極間の電流通路である半導体層の導電率を、ゲート電極によつて制御する電界効果型トランジスタの上記半導体層がπ-共役系高分子である電界効果型トランジスタを設けた駆動部、並びに上記ソース電極およびドレイン電極の内のいずれか一方と直列に接続した液晶表示部を備え、上記ゲート電圧を変化させることにより、上記液晶表示部を制御する液晶表示装置。

(2) π-共役系高分子が複素五員環を有するπ-共役系高分子である特許請求の範囲第1項記載の液晶表示装置。

(3) 複素五員環を有するπ-共役系高分子が、一般式



ただし、XはSおよびO原子の内の一種、 R_1 および R_2 は-H、-CH₃、-OCH₃、

(6) ゲート電極がp型シリコンおよびn型シリコンのいずれか一つにより組成された電界効果型トランジスタを用いた特許請求の範囲第1項ないし第5項の何れかに記載の液晶表示装置。

(7) 電界効果型トランジスタと液晶表示部を同一基板上に設けたことを特徴とする特許請求の範囲第1項ないし第6項の何れかに記載の液晶表示装置。

(8) 電界効果型トランジスタと液晶表示部を異なる基板上に設けた特許請求の範囲第1項ないし第6項の何れかに記載の液晶表示装置。

(9) ネマチック相液晶を用いたことを特徴とする特許請求の範囲第1項ないし第8項何れかに記載の液晶表示装置。

(10) スメクチック相液晶を用いたことを特徴とする特許請求の範囲第1項ないし第8項何れかに記載の液晶表示装置。

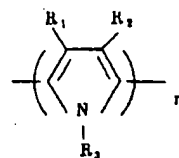
(11) ゲスト・ホスト型液晶表示素子を用いた特許請求の範囲第1項ないし第8項の何れかに記載の液晶表示装置。



-C₂H₅および-OC₂H₅基の内の一種、nは整数である。

で示されるものである特許請求の範囲第2項記載の液晶表示装置。

(4) 複素五員環を有するπ-共役系高分子がポリチオフェンおよびポリ(3-メチルチオフェン)の内の一種である特許請求の範囲第3項記載の液晶表示装置。

(5) 複素五員環を有するπ-共役系高分子が、一般式



ただし、 R_1 および R_2 は-H、-CH₃、-OCH₃、-C₂H₅、および-OC₂H₅基の内の一種、 R_3 は-CH₃、-C₂H₅、C₂H₇、 および -NO₂の内の一種、nは整数である。

で示されるものである特許請求の範囲第2項記載の液晶表示装置。

平成 1. 7. 4 発行

手続補正 (自発)

平成 1 3 13 日
昭和 年 月 日

特許法第17条の2の規定による補正の掲載

昭和 60 年特許願第 226506 号(特開昭
62- 85224 号, 昭和 62 年 4 月 18 日
発行 公開特許公報 62- 853 号掲載)につ
いては特許法第17条の2の規定による補正があっ
たので下記のとおり掲載する。 6 (2)

特許庁長官殿

1. 事件の表示

特願昭 60- 226506 号

2. 発明の名称

液晶表示装置

3. 補正をする者

事件との関係 特許出願人
住 所 東京都千代田区丸の内二丁目2番3号
名 称 (601)三菱電機株式会社
代表者 志 岐 守 哉

4. 代 理 人

住 所 東京都千代田区丸の内二丁目2番3号
三菱電機株式会社内
氏 名 (7375)弁理士 大 岩 増 雄
(連絡先03(213)3421特許部)

Int. Cl. 4	識別記号	庁内整理番号
G02F 1/133	327	7370-2H
G09F 9/35		
H01L 27/12		7514-5F
29/28		6835-5F
29/78		8422-5F

5. 補正の対象

明細書の図面の簡単な説明の欄

6. 補正の内容

明細書の第27頁第15行の「P₂」を「P₁」に訂
正する。

以上

1. 3. 14

方式 (10)